附件：

## EDA实验室建设项目采购参数

本项目为学校EDA实验室续建项目，主要采购FPGA开发板，具体参数如下：

|  |  |  |  |
| --- | --- | --- | --- |
| **序号** | **设备名称** | **技术参数要求** | **数量** |
| 1 | FPGA开发板 | **1. 主芯片**要求主芯片为Xilinx FPGA，开发板FPGA芯片不少于33280个逻辑单元、不少于5200个逻辑片、不少于90 个DSP切片、分布式RAM不低于400KB、Block RAM不低于1,800Kb；**2. 板卡配置方式**支持不少于USB-JTAG编程接口和SPI闪存这两种配置方式；**3. 供电方式**要求开发板满足支持Type-C和外接直流电源；板卡需要具有功耗检测功能；**4. 外设接口**要求板上提供VGA视频输出接口以及Audio音频接口；开发板的VGA接口需满足支持通过14位信号线与FPGA连接，红，绿，蓝三个颜色信号各占4位，另外还包括行同步和场同步信号，开发板需满足支持Audio音频接口，需满足支持不少于1个USB-UART接口，用于系统调试；**5. 系统时钟**开发板需满足不少于一个，不低于100MHz的时钟芯片；**6. 通用I/O**开发板需满足不少于2个专用按键，需不少于5个通用按键，需不少于8个拨码开关，需不少于1个8位的DIP开关，需不少于16个LED灯，需不少于8个七段数码管，需不少于32个双向IO,每个IO过流过压保护；**7. 模拟电压输入**开发板需满足支持DAC模块，DAC模块接口为：12C通信接口，分辨率为12-bit，需支持具有可调节的电位器，为XADC提供模拟输入；**8.存储**开发板需满足支持不少于2M bit的SRAM；**9. 蓝牙模块**开发板需具有板载蓝牙模块，波特率支持1200，2400，4800，9600，14400，19200，38400，57600，115200和230400bps；**10. 配套资源**a). 具有配套的慕课课程；开发板需满足配套提供最新正版Xilinx Vivado开发工具，并提供Xilinx大学计划最新Vivado教学课件；提供Xilinx Vivado相关培训资料以及Xilinx Vivado开发流程培训；提供配套的FPGA数字电路开发流程上手视频；b). 提供配套实验案例，需不少于流水灯，抢答器，分频器，FIR数字滤波器，串行通信，蓝牙通信，VGA图像显示，嵌入式软核CPU等8个参考实验案例工程及文档；c). 提供蓝牙远程控制实验，要求可通过手机APP实现硬件板卡的远程控制，并提供APP源代码以及工程文件；d). 提供后续教师师资交流平台，即有参加Xilinx年度教师会议的资格；提供后续教师师资能力提升培训，即有参与XIlinx大学计划教师培训的资格；e). 可以参加或提供Xilinx FPGA竞赛与暑期学校培训资源。 | 70 |
| 2 | FPGA开发板 | **1.主芯片**主芯片需采用一个内部包含不低于600MHZ双核处理器的主控芯片，不少于130200个逻辑片，不低于630KB的快速blockRAM，不少于4个时钟管理片，不少于220DSP切片，具有XADC；主芯片需支持高带宽外设控制器包括1G以太网，USB2.0，SDIO；主芯片需支持低带宽外设控制器需要有SPI，UART，CAN，I2C；主芯片需支持不少于8个DMA通道和4个高性能AXI3从端口和带有16位总线不低于1050Mbps的512MBDDR3内存控制器；**2.时钟**板上需具有不少于2个时钟输入，需要分别支持提供50MHz时钟与125MHz时钟。**3.配置方式**板卡配置方式需支持USB-JTAG编程接口、SPI闪存配置方式以及SD卡模式。**4.存储器**板上需要有不少于512MBDDR3内存。板上需要有不少于16MBQSPIFlash。**5.通用IO**板上需要提供不少于4个LED、不少于2个RGB三色LED、不少于2个的拨码开关、不少于4个按键。**6.通用扩展IO**板上需要提供不少于2个标准Pmod端口，端口需满足Pmod标准，总计包含不少于16个FPGAIO。板上需要提供不少于1个Arduino盾型连接器，连接器需满足Arduino标准，总计包含不少于24个FPGAIO和不少于6个XDAC的单端0~3.3V模拟输入接口。板上需要提供不少于1个RaspberryPi连接器，连接器需满足RaspberryPi标准，总计包含不少于28个FPGAIO。**7.音视频/显示**板上需要提供不少于2个HDMI端口，需要分别满足HDMI源端口与HDMI接收端口。板上需要提供不少于1个24bitDAC且支持I2S协议的3.5mmTRRS插孔，3.5mm线路输入插口。**8.通信接口**板上需要提供不少于1个千兆以太网PHY。板上需要提供不少于1个USB-UART桥，该接口必须兼容USB-JTAG编程电路。板上需要提供不少于1个USBOTGPHY。**9.其他**板卡需要至少支持2种供电模式，必须支持提USB供电和7~15V电源供电。板卡需要配套提供不少于一张SD卡。支持开源Python框架，可使用Python进行APSoC编程，框架软件包括：JupyterNotebooks、设计环境的网络服务器、IPython内核和程序包、Linux操作系统、FPGA的基本硬件库和API。板卡需要支持使用故障诊断平台用于传感器的仿真等，并能进行信息的交互；支持信息交互的同时还支持对故障诊断结果的验证。板卡需要支持示波器等外设的使用，用于观察FPGA的输出波形等等。**10.配套资源**要求配套提供XilinxVivado正式版开发工具。要求配套提供XilinxVivado相关培训资料。要求配套提供XilinxVivado开发流程培训。要求具备Xilinx大学计划官方授权培训资质。要求配套提供板卡开发流程上手视频。要求配套提供不少于不少于6个高级嵌入式系统设计实验，其内容需包含有使用BlockRAM扩展内存空间与使用CDMA直接存储器访问。要求配套提供不少于4个基于Python的开发流程实验，实验内容需包含有BNN实现案例。 | 1 |
| 3. | FPGA开发板摄像头套件 | **1.主芯片**主芯片需采用一个内部包含不低于600MHZ双核处理器的主控芯片，不少于130200个逻辑片，不低于630 KB的快速block RAM，不少于4个时钟管理片，不少于220 DSP切片，具有XADC；主芯片需支持高带宽外设控制器包括1G以太网，USB2.0，SDIO；主芯片需支持低带宽外设控制器需要有SPI，UART，CAN，I2C；主芯片需支持不少于8个DMA通道和4个高性能AXI3从端口和带有16位总线不低于1050Mbps的512MB DDR3内存控制器；**2.存储器**板上需要有不少于512MB DDR3内存。板上需要有不少于16MB QSPI Flash。**3.配置方式**板卡配置方式需支持USB-JTAG编程接口、SPI闪存配置方式以及SD卡模式。**4.音视频/显示**板上需要提供不少于2个HDMI端口，需要分别满足HDMI源端口与HDMI接收端口。板上需要提供不少于1个24bit DAC且支持I2S协议的3.5mm TRRS 插孔，3.5mm线路输入插口。**5.时钟**板上需具有不少于2个时钟输入，需要分别支持提供50MHz时钟与125MHz时钟。**6.需支持1.4 µm x 1.4 µm 像素。****7.通用IO**板上需要提供不少于4个LED、不少于2个RGB三色LED、不少于2个的拨码开关、不少于4个按键。**8.通用扩展IO**板上需要提供不少于2个标准Pmod端口，端口需满足Pmod标准，总计包含不少于16个FPGA IO。 板上需要提供不少于1个Arduino盾型连接器，连接器需满足Arduino标准，总计包含不少于24个FPGA IO和不少于6个XDAC的单端0~3.3V模拟输入接口。板上需要提供不少于1个Raspberry Pi连接器，连接器需满足Raspberry Pi标准，总计包含不少于28个FPGA IO。**9.通信接口**板上需要提供不少于1个千兆以太网PHY。板上需要提供不少于1个USB-UART桥，该接口必须兼容USB-JTAG编程电路。板上需要提供不少于1个USB OTG PHY。**10.其他**摄像头支持输出为：需满足不少于500万像素的图形最大的图像传输率：QSXGA (2592x1944)：需不小于15 帧/秒1080p：需不小于30 帧/秒　 　1280x960：需不小于45 帧/秒　 　720p：需不小于60 帧/秒　 　VGA (640x480)：需不小于90 帧/秒QVGA (320x240)：需不小于120 帧/秒图像区域：需满足3673.6 µm x 2738.4 µm支持的图像尺寸：需满足5兆像素和任何从5兆像素缩小的任意大小自动图像控制功能：需支持自动曝光控制（AEC），自动白平衡(AWB), 自动带滤波器 (ABF), 自动50/60 Hz 亮度检测和自动黑屏电平校准 (ABLC)。板卡需要至少支持2种供电模式，必须支持提USB供电和7~15V电源供电。板卡需要配套提供不少于一张SD卡。支持开源Python框架，可使用Python进行APSoC编程，框架软件包括：Jupyter Notebooks、设计环境的网络服务器、IPython内核和程序包、Linux操作系统、FPGA的基本硬件库和API。板卡需要支持使用故障诊断平台用于传感器的仿真等，并能进行信息的交互；支持信息交互的同时还支持对故障诊断结果的验证。板卡需要支持示波器等外设的使用，用于观察FPGA的输出波形等等。**11.配套资源**要求配套提供Xilinx Vivado正式版开发工具。要求配套提供Xilinx Vivado相关培训资料。要求配套提供Xilinx Vivado开发流程培训。要求具备Xilinx大学计划官方授权培训资质。要求配套提供板卡开发流程上手视频。要求配套提供不少于不少于6个高级嵌入式系统设计实验，其内容需包含有使用Block RAM扩展内存空间与使用CDMA直接存储器访问。要求配套提供不少于4个基于Python的开发流程实验，实验内容需包含有BNN实现案例。 | 2 |